

### LES CIRCUITS INTÉGRÉS COMBINATOIRES

✂	<b>ACTIVITÉ N°1: Mise en œuvre de l'additionneur intégré 7482</b>	<b>7</b>
✂	<b>ACTIVITÉ N°2: Mise en œuvre de l'additionneur intégré 74283</b>	<b>7</b>
✂	<b>ACTIVITÉ N°3: Mise en cascade des additionneurs intégrés</b>	<b>9</b>
✂	<b>ACTIVITÉ N°4: Etude expérimentale d'un additionneur BCD</b>	<b>10</b>
✂	<b>ACTIVITÉ N°5: Mise en œuvre d'un additionneur-soustracteur</b>	<b>13</b>
✂	<b>ACTIVITÉ N°6: Mise en œuvre d'un comparateur intégré</b>	<b>15</b>
✂	<b>ACTIVITÉ N°7: Mise en cascade des comparateurs intégrés</b>	<b>16</b>
✂	<b>ACTIVITÉ N°8: Découverte des multiplexeurs</b>	<b>17</b>
✂	<b>ACTIVITÉ N°9: Mise en œuvre du multiplexeur intégré 74153</b>	<b>18</b>
✂	<b>ACTIVITÉ N°10: Réalisation d'une équation logique par multiplexeur</b>	<b>19</b>
✂	<b>ACTIVITÉ N°11: Découverte du démultiplexeur</b>	<b>20</b>
✂	<b>ACTIVITÉ N°12: Mise en œuvre du circuit intégré 74LS139</b>	<b>22</b>
✂	<b>ACTIVITÉ N°13: Affichage multiplexé</b>	<b>23</b>



### ACTIVITÉ N°1: Mise en œuvre de l'additionneur intégré 7482

1- Relever, à partir du document constructeur, les caractéristiques suivantes du circuit **7482**:

☞ tension de polarisation : .....

☞ nombre de bits : .....

2- A l'aide d'un logiciel de simulation, d'un simulateur ou d'une maquette, câbler le montage ci-dessous et vérifier le fonctionnement du circuit **7482**.

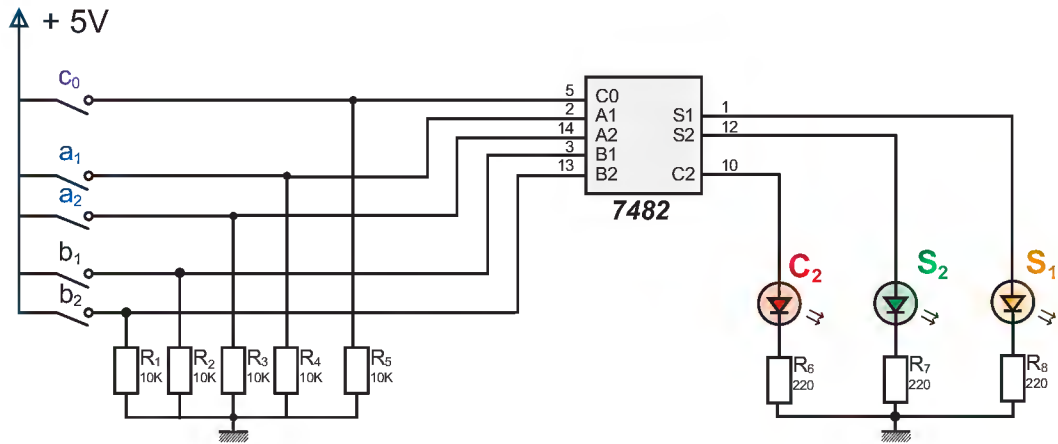


Fig. 1

3- Peut-on additionner avec ce circuit deux nombres binaires à 3 bits chacun? Justifier.

.....  
 .....  
 .....

### ACTIVITÉ N°2: Mise en œuvre de l'additionneur intégré 74283

1- Relever, à partir du document constructeur, les caractéristiques suivantes du circuit **74283**:

☞ tension de polarisation : .....

☞ nombre de bits : .....

2- A l'aide d'un logiciel de simulation, d'un simulateur ou d'une maquette, câbler le montage de la figure 2 et vérifier son fonctionnement.

## LOGIQUE COMBINATOIRE

Schéma de montage

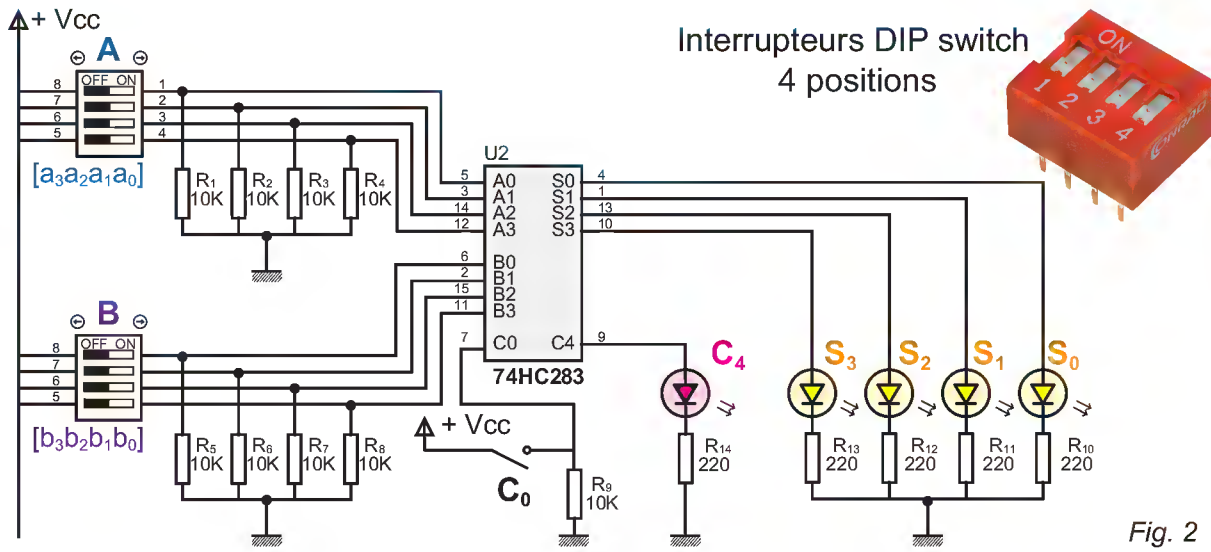


Fig. 2

3- Compléter le tableau suivant pour  $A=(9)_{10}$  et  $B=(6)_{10}$

	(A) <sub>2</sub>				(B) <sub>2</sub>				Sorties				
	a <sub>3</sub>	a <sub>2</sub>	a <sub>1</sub>	a <sub>0</sub>	b <sub>3</sub>	b <sub>2</sub>	b <sub>1</sub>	b <sub>0</sub>	C <sub>4</sub>	S <sub>3</sub>	S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>
C <sub>0</sub> =0	...	...	...	...	...	...	...	...	...	...	...	...	...
C <sub>0</sub> =1	...	...	...	...	...	...	...	...	...	...	...	...	...

4- Donner le rôle des résistances suivantes:

$R_1$  à  $R_9$  : .....

$R_{10}$  à  $R_{14}$  : .....

5- Préciser la valeur maximale additionnée par ce circuit.

.....  
 .....  
 .....

## LOGIQUE COMBINATOIRE

### ACTIVITÉ N°3: Mise en cascade des additionneurs intégrés

Deux catégories de pièces (grandes et petites) avancent sur un tapis roulant. Elles sont détectées par deux cellules photoélectriques  $P_1$  et  $P_2$ .

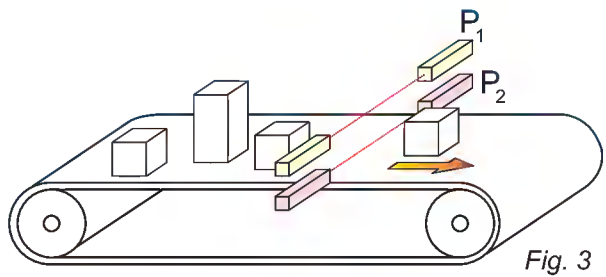


Fig. 3

Le faisceau lumineux inférieur dirigé vers la cellule  $P_2$  est coupé par toutes les pièces. Par contre le faisceau lumineux supérieur dirigé vers la cellule  $P_1$ , n'est coupé que par les grandes pièces.

Les signaux issus de ces deux cellules incrémentent deux compteurs à travers un circuit de mise en forme et de commande:

- ✎ un compteur  $C_1$  pour les petites pièces;
- ✎ un compteur  $C_2$  pour les grandes pièces;

Nous voulons concevoir un montage à base de circuits intégrés **74283** qui joue le rôle de totalisateur, c'est à dire qui calcule le nombre total des pièces détectées.

1- Donner le nombre de circuits intégrés **74283** nécessaires à la réalisation de l'opération arithmétique  $S = A + B$ . Justifier votre réponse.

- ✎  $A$  = mot binaire de **8 bits** fourni par le compteur  $C_1$ .
- ✎  $B$  = mot binaire de **8 bits** fourni par le compteur  $C_2$ .

.....

.....

2- Compléter le schéma de montage permettant la réalisation de l'opération

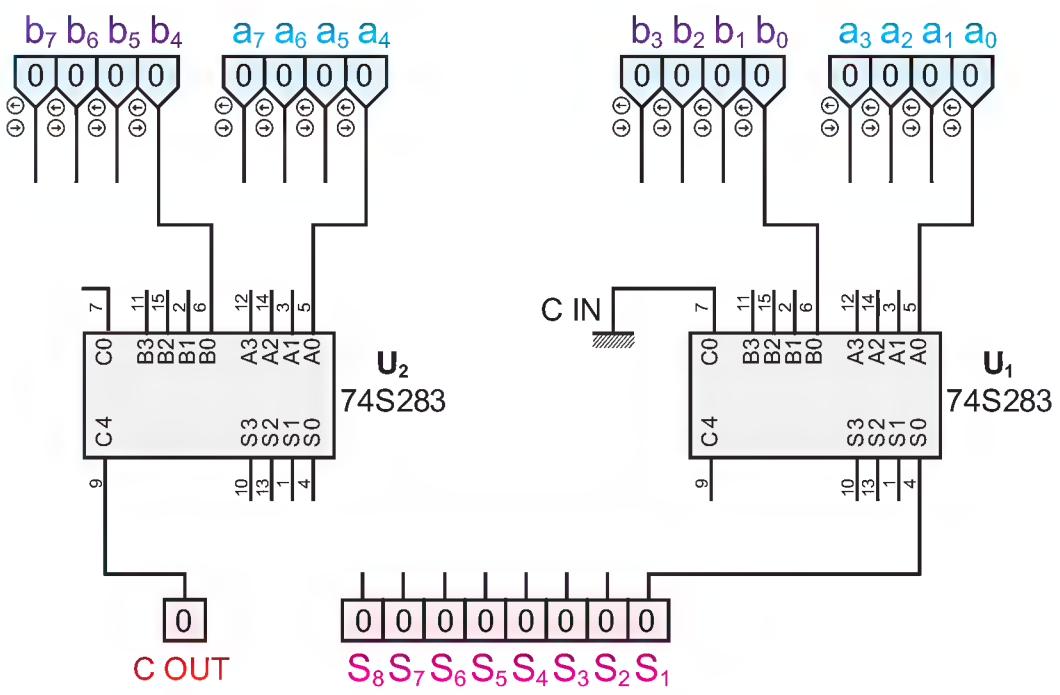


Fig. 4

- 3- A l'aide d'une maquette, d'un simulateur ou d'un logiciel de simulation
- a- Câbler le montage précédent.
  - b- Vérifier son fonctionnement et compléter le tableau suivant ( $C_{IN} = 0$ ):

$A = (130)_{10}$	$a_7$	$a_6$	$a_5$	$a_4$	$a_3$	$a_2$	$a_1$	$a_0$
...	...	...	...	...	...	...	...	...
$B = (200)_{10}$	$b_7$	$b_6$	$b_5$	$b_4$	$b_3$	$b_2$	$b_1$	$b_0$
...	...	...	...	...	...	...	...	...
$S$	$s_7$	$s_6$	$s_5$	$s_4$	$s_3$	$s_2$	$s_1$	$s_0$
...	...	...	...	...	...	...	...	...

L'équivalent décimal de  $S = \dots\dots\dots$

AUTOMATIQUE

### ACTIVITÉ N°4: Etude expérimentale d'un additionneur BCD

On désire réaliser un additionneur **BCD** à base d'additionneurs parallèles binaires. L'addition des deux digits **A** et **B** peut être réalisée en deux étapes:

➤ **Etape n°1:** additionner **A** et **B** (addition binaire)

Soit  $S = (S_3 S_2 S_1 S_0)_2 = A + B$  le résultat de l'addition,  $C_0$  la retenue initiale,  $C_4$  la retenue finale et on prendra  $C_0 = 0$ .

1- Câbler le montage de la figure 5 et vérifier son fonctionnement.

Pour introduire les digits **A** et **B**, on utilise deux roues codeuses à 10 positions et à encodage **BCD**.

**Qu'est-ce qu'une roue codeuse ?** Une roue codeuse est constituée de 4 contacts électriques actionnés mécaniquement en faisant tourner la roue. Suivant la valeur affichée sur la roue, les contacts se ferment et s'ouvrent pour constituer sur les 4 sorties de la roue un nombre binaire sur quatre bits.

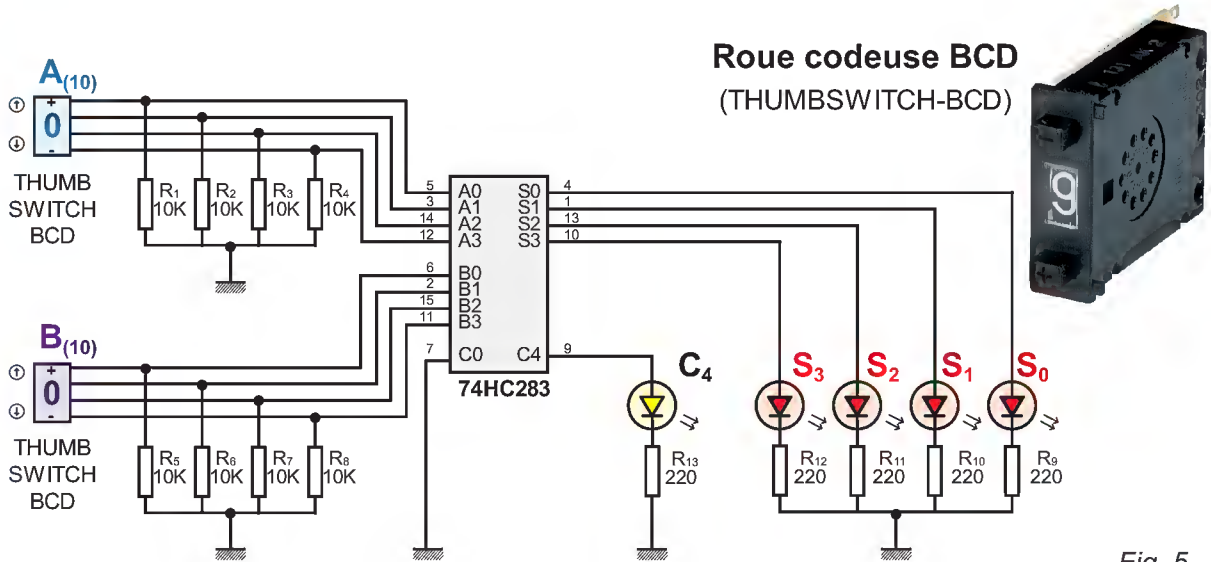


Fig. 5



## LOGIQUE COMBINATOIRE

- 2- Compléter la table de vérité suivante à partir des résultats trouvés expérimentalement sans tenir compte de la colonne de **E<sub>c</sub>**.

$(A+B)_{10}$	$C_4$	$S = (S_3 S_2 S_1 S_0)_2$				$E_c$
0	0	0	0	0	0	...
1	0	0	0	0	1	...
2	...	...	...	...	...	...
3	...	...	...	...	...	...
4	...	...	...	...	...	...
5	...	...	...	...	...	...
6	...	...	...	...	...	...
7	...	...	...	...	...	...
8	...	...	...	...	...	...
9	...	...	...	...	...	...
10	...	...	...	...	...	...
11	...	...	...	...	...	...
12	...	...	...	...	...	...
13	...	...	...	...	...	...
14	...	...	...	...	...	...
15	...	...	...	...	...	...
16	...	...	...	...	...	...
17	...	...	...	...	...	...
18	...	...	...	...	...	...

**Étape n°2:**

D'après le cours, si la somme est supérieure à **9**, on doit ajouter à cette somme le terme de correction (**0110**) c'est à dire **6** en décimal et générer un report ramené sur le rang décimal immédiatement à gauche.

Soit **E<sub>c</sub>** un signal logique de sortie d'un circuit de correction tel que:

- $(A+B) \leq 9 \Rightarrow E_c = 0;$
- $(A+B) > 9 \Rightarrow E_c = 1.$

- 1- Sur la même table de vérité, compléter la colonne de **E<sub>c</sub>** en respectant les conditions précédentes.
- 2- A partir de la table de vérité précédente et du tableau de Karnaugh suivant, déterminer l'équation simplifiée de **E<sub>c</sub>** en fonction de **C<sub>4</sub>** et **S<sub>3</sub>S<sub>2</sub>S<sub>1</sub>S<sub>0</sub>**.

$$E_c = f(C_4, S_3, S_2, S_1, S_0)$$

## LOGIQUE COMBINATOIRE

a- Tableau de Karnaugh

$S_2, S_1, S_0$	$C_4, S_3$	000	001	011	010	110	111	101	100
		00	01	11	10				
	00	0							
	01								
	11								
	10								

$E_c = \dots\dots\dots$

Equation simplifiée du circuit de correction:  $E_c = \dots\dots\dots$

b- Compléter le câblage du montage ci-dessous permettant de réaliser un additionneur BCD à partir d'additionneurs parallèles.

*N.B:* Ne pas tenir compte du débordement du 2<sup>ème</sup> étage additionneur.

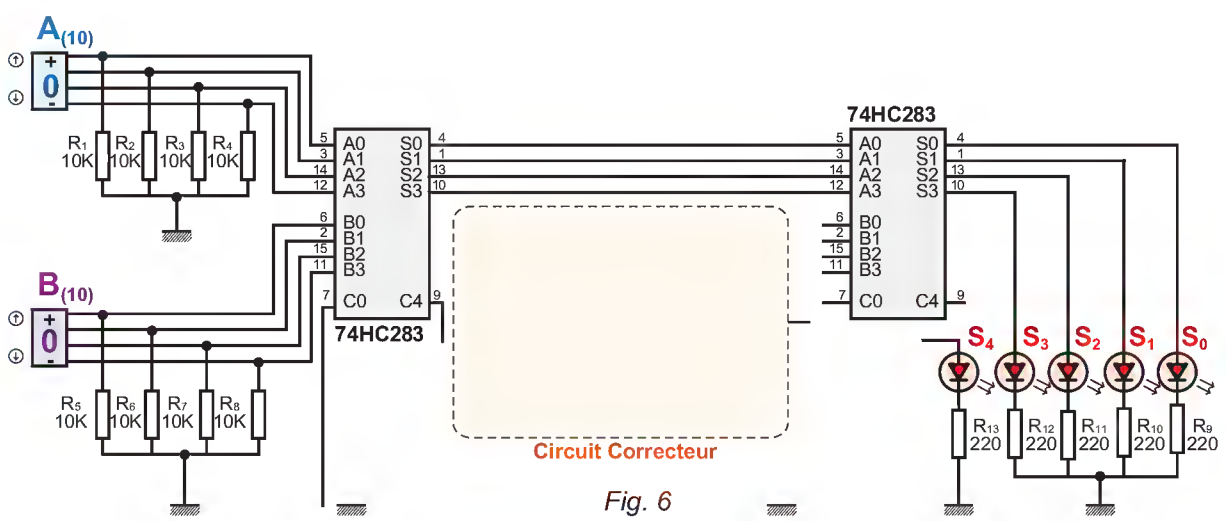


Fig. 6

**Remarque:**  $S_4$  est le report ramené sur le rang décimal immédiatement à gauche.  
 $S_4 = E_c$

3- Vérifier par simulation le fonctionnement du circuit.

4- Citer les inconvénients de ce circuit et proposer une autre solution plus économique.

.....  
 .....

### ACTIVITÉ N°5: Mise en œuvre d'un additionneur-soustracteur

Dans le système gestion d'un parking traité au manuel de cours, le nombre de places libres ou disponibles est obtenu en réalisant la soustraction suivante:

$N_{PL} = N_p - N_v$  avec:

- ✎  $N_p$ : nombre de places du parking;
- ✎  $N_v$ : nombre de véhicules garés;
- ✎  $N_{PL}$ : nombre de places libres.

Le problème consiste à trouver le circuit adéquat répondant aux exigences du cahier des charges de ce parking.

Supposons qu'on désire réaliser un montage logique effectuant la différence **A-B** entre deux nombres binaires positifs exprimés chacun sur **4 bits**.

Pour réaliser cette fonction il y a deux solutions:

- ✎ **Solution n°1:** on réalise un demi soustracteur à l'aide d'opérateurs logiques, puis un soustracteur complet par mise en cascade du précédent.
- ✎ **Solution n°2:** on utilise un additionneur complet 4 bits avec lequel on effectue l'opération étudiée dans le cours:

$$A - B = A + [-B] = A + [\bar{B} + 1]$$

**NB:** tous les nombres, y compris le résultat, doivent être exprimés dans le même format (par exemple sur 4 bits).

- 1- Compléter le montage ci-dessous permettant de réaliser la fonction soustraction en ajoutant les liaisons et les opérateurs logiques nécessaires.

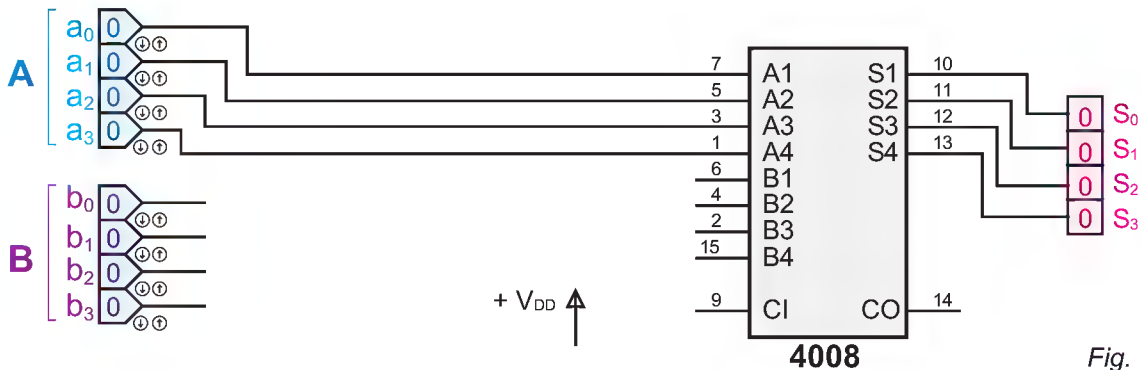


Fig. 7

- 2- Vérifier par simulation le fonctionnement de ce circuit.
- 3- Relier l'entrée CI (broche 9) à la masse. Simuler le fonctionnement et déduire la nouvelle opération effectuée par le circuit.....

**NB:** Les nombres  $N_p$  et  $N_v$  dans le système «Gestion d'un parking» sont en BCD or la soustraction en BCD s'effectue comme l'addition, au signe près:

- ✎ lorsque le résultat de la soustraction **BCD** est inférieur à **9**, on ne change pas le résultat;
- ✎ lorsque le résultat de la soustraction **BCD** est supérieur à **9**, on soustrait **6** au résultat pour obtenir la valeur exacte;
- ✎ lorsqu'il y a une retenue soustractive (borrow), on soustrait également **6** au résultat obtenu, même si la valeur est inférieure à **9**.



## LOGIQUE COMBINATOIRE

4- L'objectif est de réaliser un montage additionneur/soustracteur qui effectue soit la somme soit la différence entre deux nombres **A** et **B** de 4 bits chacun, en fonction de l'état d'une entrée de commande **G**.

On doit alors modifier le montage précédent en utilisant des portes OU-Exclusifs en tant qu'inverseurs commandés afin de calculer soit **A+B**, soit **A- B** en fonction de **G**.

a- A l'aide d'un logiciel de simulation, d'un simulateur ou d'une maquette, câbler le montage de la figure 9 et vérifier son fonctionnement.

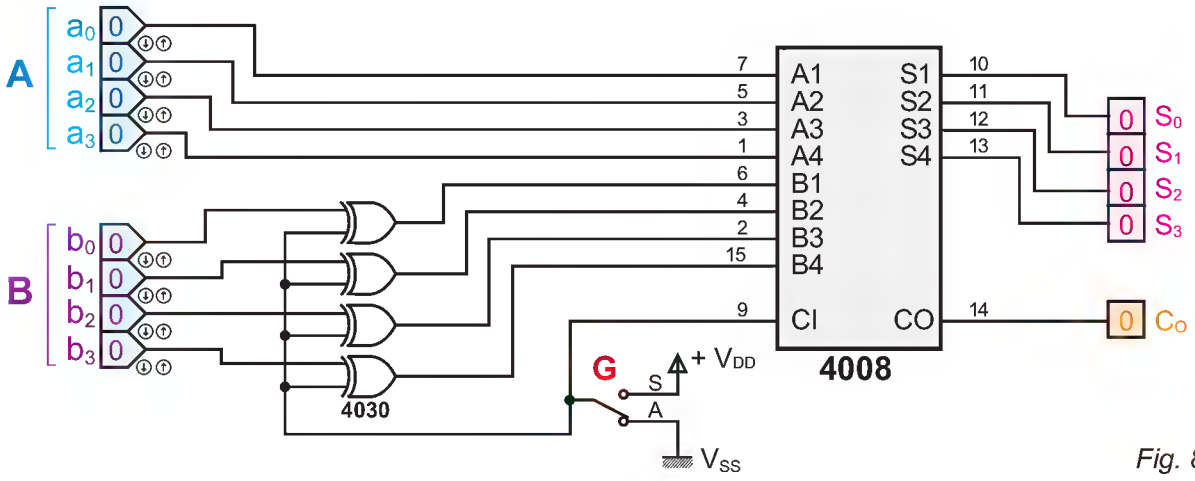


Fig. 8

b- Compléter les deux tableaux suivants:

1<sup>er</sup> Cas: A et B sont positifs et A>B

	A = (9) <sub>10</sub>				B = (5) <sub>10</sub>				S				
	a <sub>3</sub>	a <sub>2</sub>	a <sub>1</sub>	a <sub>0</sub>	b <sub>3</sub>	b <sub>2</sub>	b <sub>1</sub>	b <sub>0</sub>	C <sub>o</sub>	S <sub>3</sub>	S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>
G=0	...	...	...	...	...	...	...	...	...	...	...	...	...
G=1	...	...	...	...	...	...	...	...	...	...	...	...	...

2<sup>ème</sup> Cas: A et B sont positifs mais A<B

	A = (5) <sub>10</sub>				B = (9) <sub>10</sub>				S				
	a <sub>3</sub>	a <sub>2</sub>	a <sub>1</sub>	a <sub>0</sub>	b <sub>3</sub>	b <sub>2</sub>	b <sub>1</sub>	b <sub>0</sub>	C <sub>o</sub>	S <sub>3</sub>	S <sub>2</sub>	S <sub>1</sub>	S <sub>0</sub>
G=0	...	...	...	...	...	...	...	...	...	...	...	...	...
G=1	...	...	...	...	...	...	...	...	...	...	...	...	...

c- Que faut-il faire pour retrouver la valeur décimale exacte de la soustraction ?  
 .....  
 .....  
 .....

### ACTIVITÉ N°6: Mise en œuvre d'un comparateur intégré

Revenons au système «Gestion d'un parking», d'après le cahier des charges, ce dernier doit être capable de **comparer** le nombre de véhicules garés (**N<sub>v</sub>**) au nombre de places du parking (**N<sub>p</sub>**). Si ces deux derniers sont égaux, le feu passera au rouge et la barrière ne s'ouvrira plus pour interdire l'entrée d'éventuelles voitures.

Le circuit intégré mis en œuvre pour répondre aux exigences du cahier des charges de ce parking est le **7485**.

- 1- En se référant au datasheet relatif au circuit 7485 (fourni par le professeur), déduire ses principales caractéristiques.

.....  
.....

- 2- Compléter le logigramme permettant la comparaison de deux nombres **A** et **B** avec **A = a<sub>3</sub>a<sub>2</sub>a<sub>1</sub>a<sub>0</sub>** et **B = b<sub>3</sub>b<sub>2</sub>b<sub>1</sub>b<sub>0</sub>**

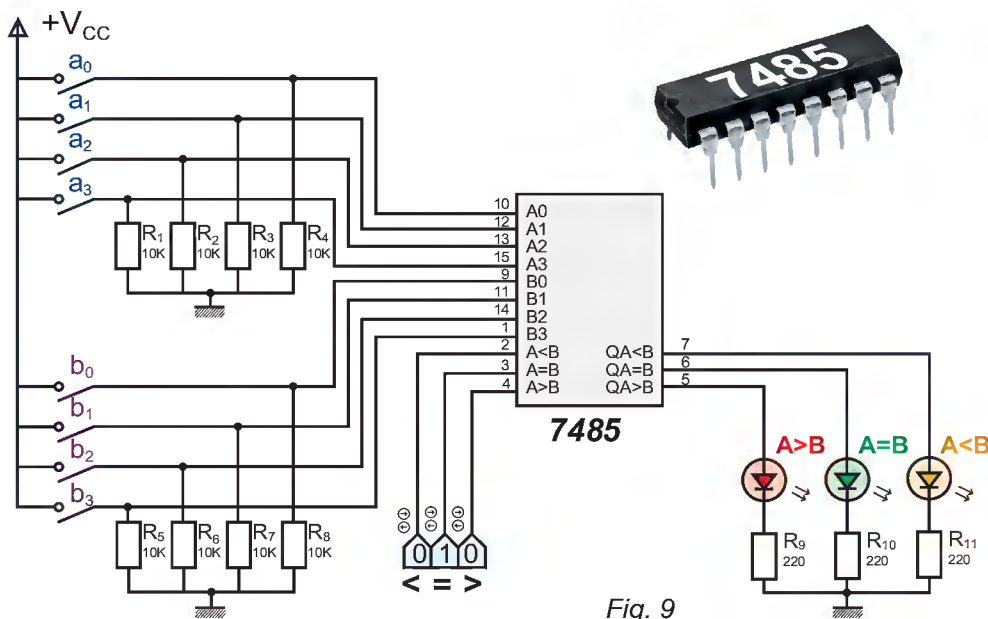


Fig. 9

- 3- A l'aide d'un logiciel de simulation, d'un simulateur ou d'une maquette, câbler le montage ci-dessus et vérifier son fonctionnement.

4- Compléter le tableau suivant et comparer les résultats trouvés avec ceux figurant sur la fiche technique du circuit.

Entrées de mise en cascade			Mot A				Mot B				Sorties		
>	=	<	a <sub>3</sub>	a <sub>2</sub>	a <sub>1</sub>	a <sub>0</sub>	b <sub>3</sub>	b <sub>2</sub>	b <sub>1</sub>	b <sub>0</sub>	A>B	A=B	A<B
1	0	0	1	0	1	0	1	1	1	1	...	...	...
1	0	0	1	1	0	0	1	1	0	0	...	...	...
1	0	1	0	1	1	0	0	1	1	0	...	...	...
0	0	0	0	1	1	1	0	1	1	1	...	...	...

### Fiche technique du circuit 7485

Entrées des nombres				Entrées de mise en cascade			Sorties		
A3, B3	A2, B2	A1, B1	A0, B0	A>B	A<B	A=B	A>B	A<B	A=B
A3 > B3	x	x	x	x	x	x	1	0	0
A3 < B3	x	x	x	x	x	x	0	1	0
A3 = B3	A2 > B2	x	x	x	x	x	1	0	0
A3 = B3	A2 < B2	x	x	x	x	x	0	1	0
A3 = B3	A2 = B2	A1 > B1	x	x	x	x	1	0	0
A3 = B3	A2 = B2	A1 < B1	x	x	x	x	0	1	0
A3 = B3	A2 = B2	A1 = B1	A0 > B0	x	x	x	1	0	0
A3 = B3	A2 = B2	A1 = B1	A0 < B0	x	x	x	0	1	0
A3 = B3	A2 = B2	A1 = B1	A0 = B0	1	0	0	1	0	0
A3 = B3	A2 = B2	A1 = B1	A0 = B0	0	1	0	0	1	0
A3 = B3	A2 = B2	A1 = B1	A0 = B0	0	0	1	0	0	1
A3 = B3	A2 = B2	A1 = B1	A0 = B0	x	x	1	0	0	1
A3 = B3	A2 = B2	A1 = B1	A0 = B0	1	1	0	0	0	0
A3 = B3	A2 = B2	A1 = B1	A0 = B0	0	0	0	1	1	0

### ACTIVITÉ N°7: Mise en cascade des comparateurs intégrés

Pour pouvoir comparer le nombre de places du parking ( $N_p$ ) à celui du nombre de véhicules garés ( $N_v$ ), le concepteur de la carte de commande a utilisé le circuit **7485**.

Rappelons que:

- $N_v$ : Mot de 8 bits codé en BCD représentant le nombre de véhicules garés;
- $N_p$ : Mot de 8 bits codé en BCD représentant le nombre de places du parking avec  $0 \leq N_p \leq 99$ .

1- Combien de circuits **7485** doit-on utiliser pour réaliser cette opération? Justifier votre réponse.

.....  
 .....  
 .....

### ACTIVITÉ N°8: Découverte des multiplexeurs

$E_0$  et  $E_1$  sont des entrées de données.

- 1- En considérant la variable d'entrée  $V$  à l'état logique «0», saisir le schéma ci-dessous à l'aide un logiciel de simulation.
- 2- Remplir la table correspondante et donner l'équation logique de la variable de sortie  $S$  en fonction de  $E_0$ ,  $E_1$  et  $A_0$ .

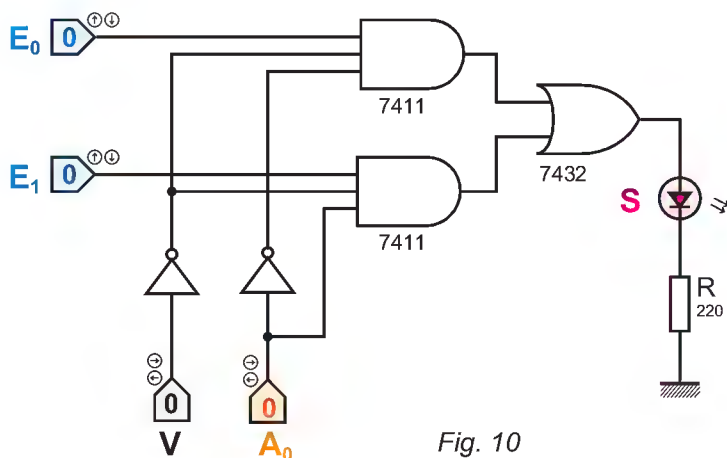


Fig. 10

V	$A_0$	$E_1$	$E_0$	S
0	0	0	0	...
0	0	0	1	...
0	0	1	1	...
0	0	1	0	...
0	1	1	0	...
0	1	1	1	...
0	1	0	1	...
0	1	0	0	...

$S =$  .....

✎ Si  $A_0 = 0 \Rightarrow S =$ .....

✎ Si  $A_0 = 1 \Rightarrow S =$ .....

✎ Quel est le rôle de  $A_0$  ?

.....

✎ Quel est le rôle de l'entrée  $V$  ? Justifier votre réponse.

.....

- 3- On se propose de remplacer la structure précédente par le circuit intégré **74157** qui est un quadruple multiplexeur 2 voies vers 1:

✎ la broche 1 ( $\bar{A}/B$ ) est appelée entrée d'adresse ou d'aiguillage et notée  $A_0$ ;

✎ les broches 2, 3, 5, 6, 11, 10, 13, et 14 sont appelées les entrées de données, notées de  $E_0$  à  $E_7$ ;

✎ les broches 4, 7, 9 et 12 sont les sorties de données du multiplexeur, notées de  $S_1$  à  $S_4$ ;

✎ la broche 15 ( $E$ ) est l'entrée de validation.

## LOGIQUE COMBINATOIRE

Reproduire la structure précédente en utilisant ce nouveau composant et vérifier le fonctionnement par simulation ou sur plaque d'essais.

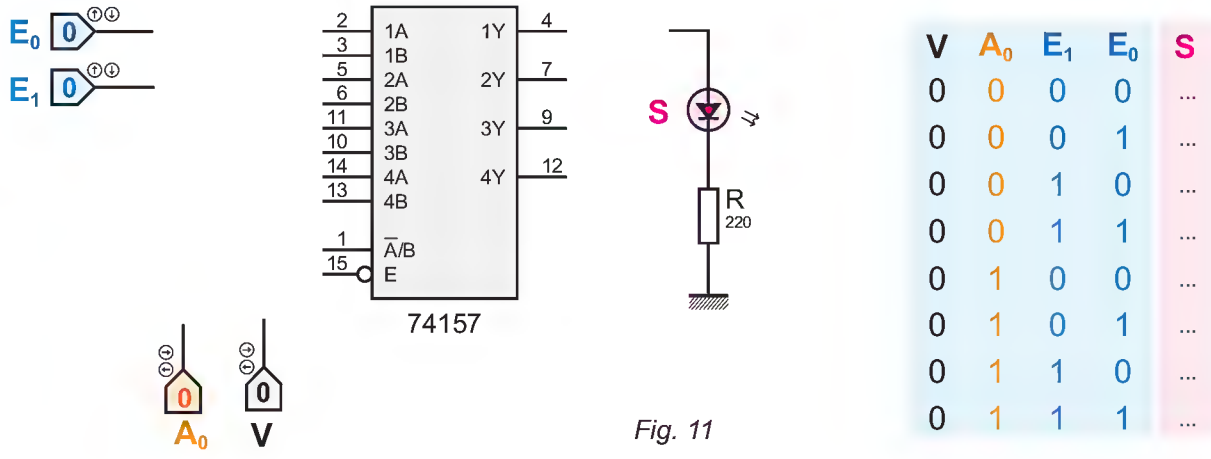


Fig. 11

### Conclusion

Le circuit 74157 est constitué de ..... multiplexeurs 2 vers 1 ayant chacun ... entrées logiques et ... sortie S. En fonction de l'entrée de sélection....., une des ..... entrées se retrouvera à la sortie correspondante du multiplexeur.

### ACTIVITÉ N°9: Mise en œuvre du multiplexeur intégré 74153

1- En se référant au datasheet relatif au circuit 74153, déduire ses principales caractéristiques.

.....  
.....

2- A l'aide d'une maquette, d'un simulateur ou d'un logiciel de simulation, câbler le montage ci-dessous et vérifier son fonctionnement.

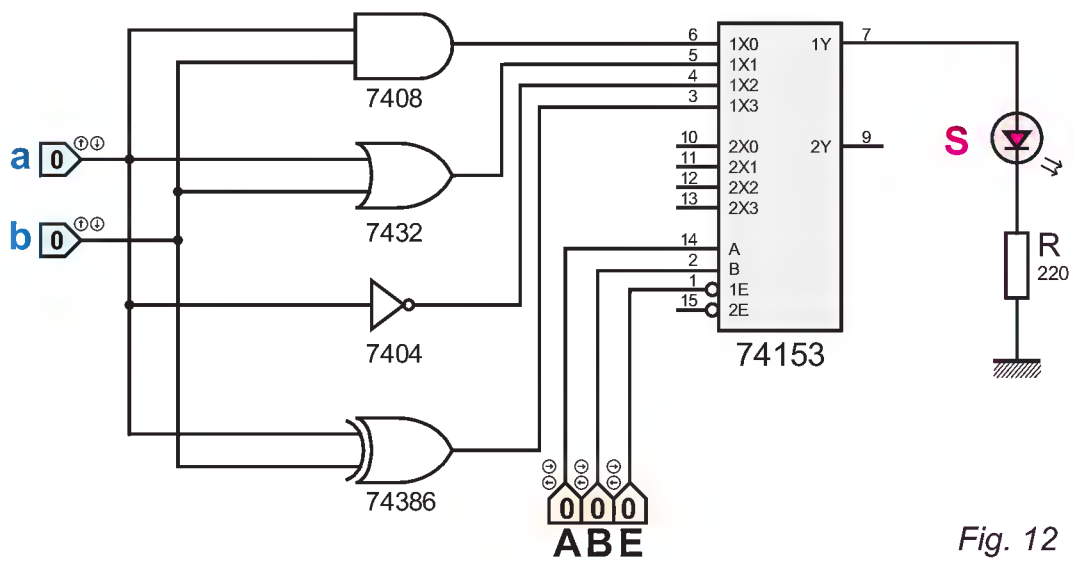


Fig. 12



## LOGIQUE COMBINATOIRE

3- Compléter les tableaux suivants et en déduire la fonction réalisée pour chaque combinaison de AB avec 1E=0.

AB = 00		
a	b	S
0	0	...
0	1	...
1	0	...
1	1	...

AB = 10		
a	b	S
0	0	...
0	1	...
1	0	...
1	1	...

AB = 01		
a	b	S
0	0	...
0	1	...
1	0	...
1	1	...

AB = 11		
a	b	S
0	0	...
0	1	...
1	0	...
1	1	...

Fonction : .....

Fonction : .....

Fonction : .....

Fonction : .....

4- Prendre maintenant 1E = 1, manipuler a et b, déduire le rôle de cette entrée.

.....

### Conclusion

Un multiplexeur 4 vers 1 est assimilable à un ..... rotatif à 4 positions. On retrouve sur la sortie du MUX ..... dont le numéro est programmé sur les entrées .....

### ACTIVITÉ N°10: Réalisation d'une équation logique par multiplexeur

1- Sur plaque d'essais ou avec un logiciel de simulation câbler le circuit ci-dessous et remplir la table de vérité correspondante.

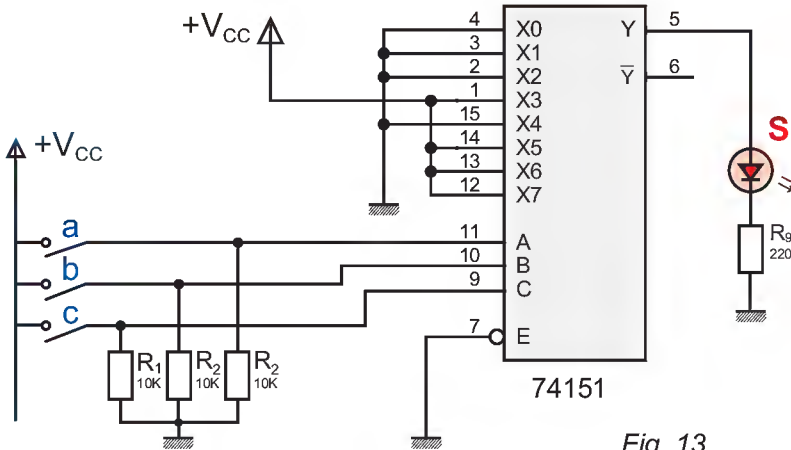


Fig. 13

Table de vérité

a	b	c	S
0	0	0	...
0	0	1	...
0	1	0	...
0	1	1	...
1	0	0	...
1	0	1	...
1	1	0	...
1	1	1	...

2- En déduire l'équation non simplifiée de S

.....

### Conclusion

Bien qu'il n'était pas inventé pour ce but, un ..... peut parfaitement permettre de réaliser une ..... en remplaçant tout un logigramme complexe et sans même avoir besoin de ..... l'équation à réaliser.

### ACTIVITÉ N°11: Découverte du démultiplexeur

- Sur maquette, plaque d'essais ou avec le logiciel de simulation, câbler le circuit ci-dessous.
  - le signal H a une fréquence de 2 Hz;
  - les 6 résistances ont une valeur de 220 Ω;
  - la LED L<sub>0</sub> est la LED du haut;
  - lorsque l'interrupteur rotatif est en position P<sub>n</sub> alors H est relié à la LED L<sub>n</sub> (avec 0 ≤ n ≤ 5).

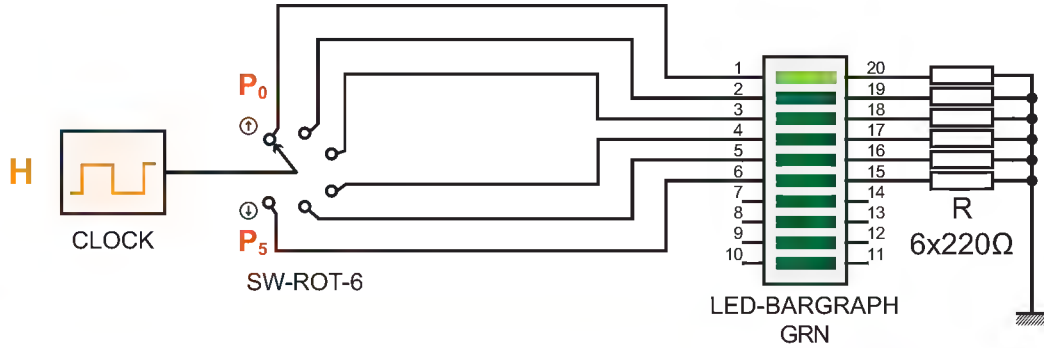


Fig. 14

2- Compléter le tableau suivant:

Position du commutateur	Sortie active
P <sub>0</sub>	L <sub>0</sub>
P <sub>1</sub>	...
P <sub>2</sub>	...
P <sub>3</sub>	...
P <sub>4</sub>	...
P <sub>5</sub>	...

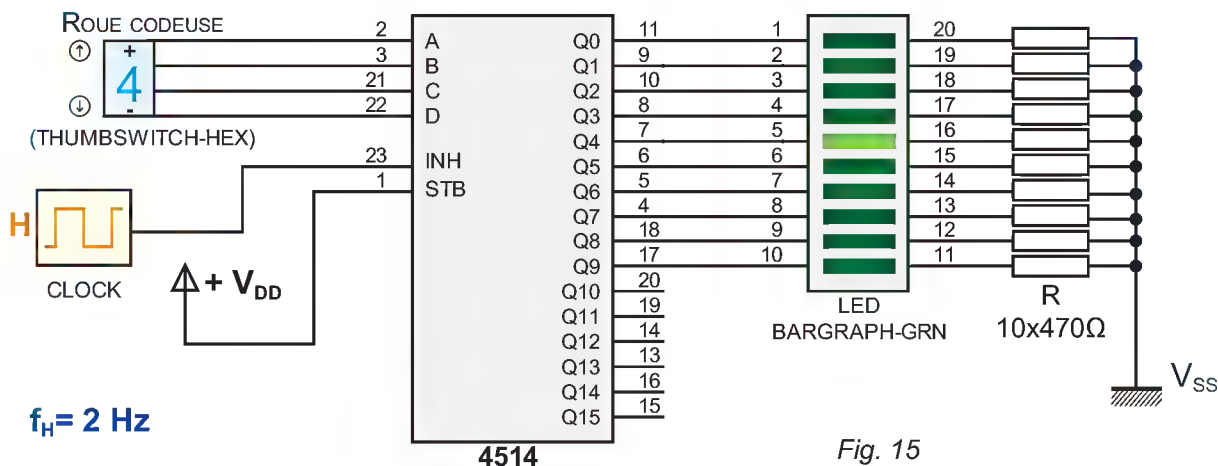
3- Remplacer le commutateur rotatif à 6 positions par le circuit 4514 et une roue codeuse connectée comme dans le cas du montage de la figure 18.

Le circuit **4514** est appelé démultiplexeur 1 parmi 16:

- les broches 2, 3, 21 et 22 sont les entrées d'adresse, notées de **A** à **D**;
- la broche 23 (**INH**) est l'entrée de donnée, notée **E**;
- la broche 1 (**STB**) est une entrée de validation active au niveau haut : il faut qu'elle soit à 1 pour que le circuit soit validé;
- les 16 autres broches sont les sorties de données du démultiplexeur, notées de **S<sub>0</sub>** à **S<sub>15</sub>**.

## LOGIQUE COMBINATOIRE

a- Saisir le schéma de montage suivant à l'aide d'un logiciel de simulation



b- Lancer la simulation et remplir le tableau suivant:

Position de la roue codeuse	Entrées d'adresse				Sortie active ( $Q_0 \dots Q_{15}$ )	LED reliée au signal carré H
	D	C	B	A		
0	0	0	0	0	$Q_0$	$L_0$
1	...	...	...	...	...	...
2	...	...	...	...	...	...
3	...	...	...	...	...	...
4	...	...	...	...	...	...
5	...	...	...	...	...	...
6	...	...	...	...	...	...
7	...	...	...	...	...	...
8	...	...	...	...	...	...
9	...	...	...	...	...	...
A	...	...	...	...	...	...
B	...	...	...	...	...	...
C	...	...	...	...	...	...
D	...	...	...	...	...	...
E	...	...	...	...	...	...
F	...	...	...	...	...	...

### Conclusion

Un démultiplexeur 1 vers 16 est assimilable à un ..... rotatif à .... positions.  
L'entrée de donnée du DMUX est reliée à la ..... dont le numéro est sur  
les ..... d'adresse.

### ACTIVITÉ N°12: Mise en œuvre du circuit intégré 74LS139

- 1- En se référant au datasheet relatif au circuit 74LS139, déduire ses principales caractéristiques.  
 .....  
 .....
- 2- A l'aide d'une maquette, d'un simulateur ou d'un logiciel de simulation, câbler le montage ci-dessous et vérifier son fonctionnement.

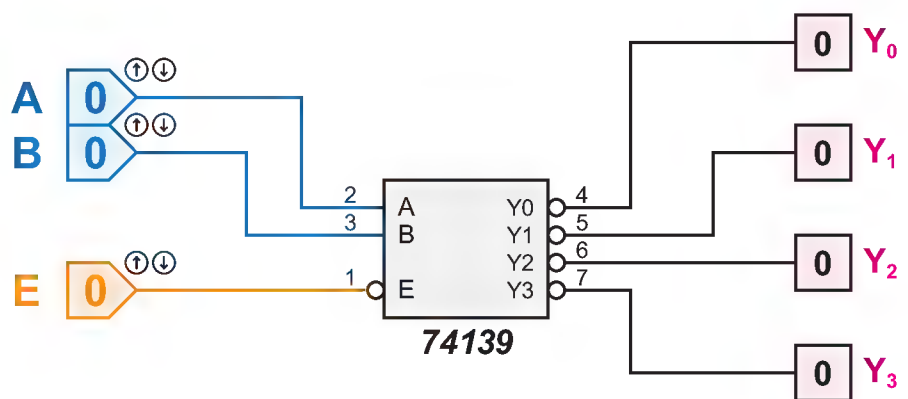


Fig. 16

- 3- Pour  $E = 1$ , manipuler  $A$  et  $B$ , en déduire le rôle de cette entrée.  
 .....
- 4- Pour  $E = 0$ , compléter la table de vérité suivante:

B	A	$Y_0$	$Y_1$	$Y_2$	$Y_3$
0	0	...	...	...	...
0	1	...	...	...	...
1	0	...	...	...	...
1	1	...	...	...	...

**Constatation:**

On remarque que le nombre binaire formé par l'état des entrées de sélection  $B$  et  $A$  donne l'indice décimal de la ..... concernée.

### ACTIVITÉ N°13: Affichage multiplexé

L'affichage du nombre de places libres et du nombre de véhicules garés dans le parking se fait sur 2x2 afficheurs 7 segments exactement comme dans le cas du tableau ci-contre permettant au quatrième arbitre d'annoncer le changement de joueurs et le temps additionnel dans un match de football.



Fig. 17

On pourrait utiliser 4 décodeurs BCD/7segments et 28 résistances pour commander ces afficheurs.

L'ensemble de ces circuits pourrait s'avérer répétitif et le nombre d'interconnexions élevé. On a donc intérêt à réaliser un multiplexage de la commande d'affichage.

Autre exemple, sur le module d'affichage utilisant les afficheurs sept segments de la maquette ZITOPIC du microcontrôleur, figurent uniquement un décodeur BCD/7segments et sept résistances alors qu'il y a quatre afficheurs.

#### 1- Principe de l'affichage multiplexé Système «Gestion d'un parking»

La figure ci-contre, illustre le principe de l'affichage multiplexé .

Le multiplexeur (X) et le démultiplexeur (Y) sont remplacés par leur équivalent mécanique (commutateur rotatif). 1, 2, 3 et 4 sont les anodes communes des 4 afficheurs.

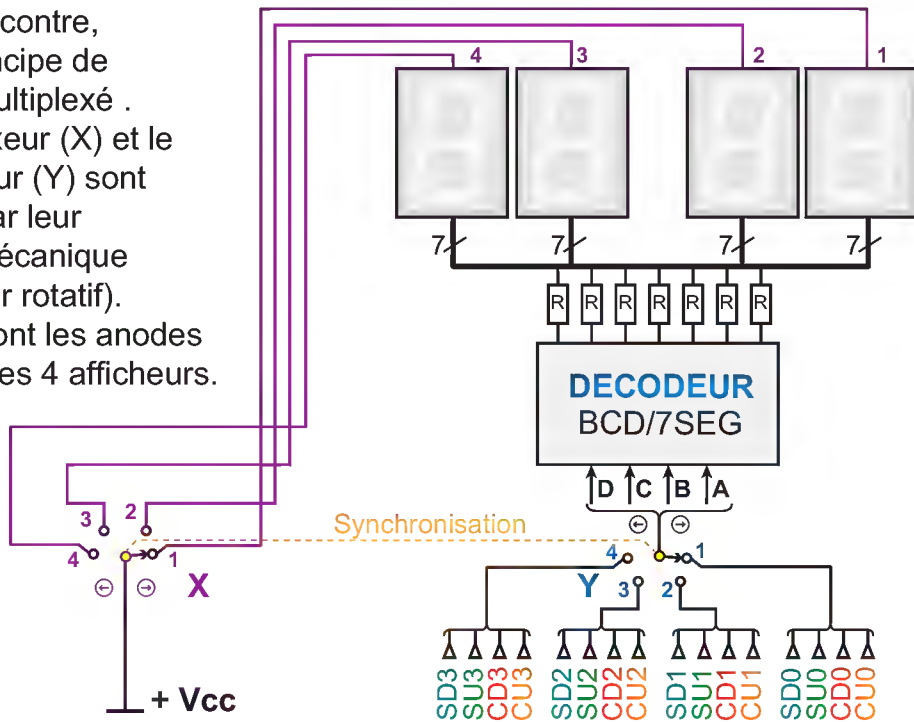


Fig. 18



Les commutateurs sont au nombre de deux. L'un branche successivement le +5 V sur les 4 anodes, l'autre branche les informations transmises par la carte de commande.

Lorsque **X** est sur la position **1**, le commutateur **Y** se trouve également sur la position **1** (affichage des unités de **N<sub>v</sub>**). Puis les curseurs de **X** et de **Y** passent sur la position **2** pour l'affichage des dizaines de **N<sub>v</sub>**, puis sur la position **3** pour les unités de **N<sub>PL</sub>**, puis la position **4** pour l'affichage des dizaines de **N<sub>PL</sub>** pour revenir ensuite sur la position **1**. Il est évident que **X** et **Y** doivent être synchronisés (évitant ainsi les erreurs d'aiguillage) et tourner rapidement afin d'éviter le papillotement.

### 2- Etude d'un système d'affichage multiplexé à quatre afficheurs

Pour pouvoir afficher **N<sub>v</sub>** et **N<sub>PL</sub>**, on utilise le montage de la figure 19.

Rappelons que:

- ✎ **N<sub>v</sub>** : Nombre en BCD issu du comptage (FP2) et compris entre: **[0000 0000]<sub>BCD</sub> = (0)<sub>10</sub>** et **[1001 1001]<sub>BCD</sub> = (99)<sub>10</sub>**;
- ✎ **N<sub>PL</sub>** : Nombre en BCD issu du circuit soustracteur (FP7) et compris entre: **[0000 0000]<sub>BCD</sub> = (0)<sub>10</sub>** et **[1001 1001]<sub>BCD</sub> = (99)<sub>10</sub>**.

Pour la simulation, les deux nombres seront introduits par quatre roues codeuses (deux pour chaque nombre) comme c'est indiqué dans le schéma.

- a- Placer sur chaque entrée (Input) des deux multiplexeurs le label convenable (CU0,...,SD3) pour pouvoir afficher les quatre digits.
- b- Relier les bases des transistors aux différentes sorties du démultiplexeur pour pouvoir commander les afficheurs un à un.

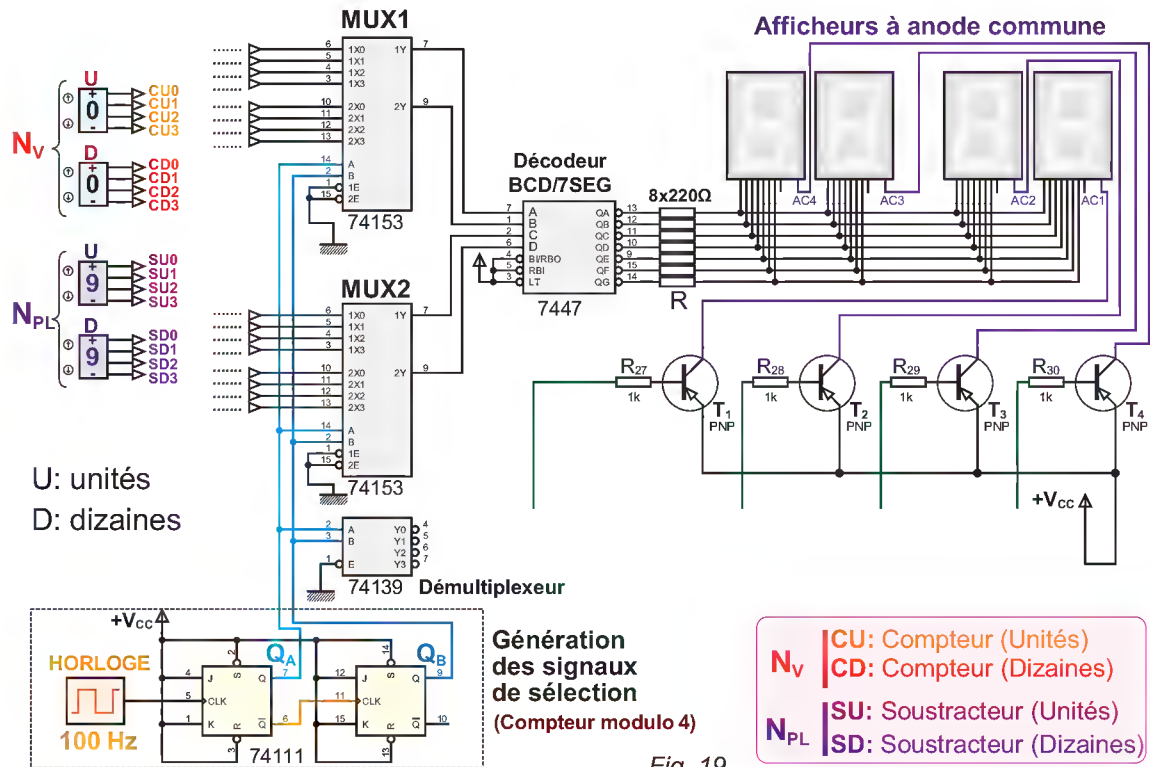


Fig. 19

AUTOMATIQUE

## LOGIQUE COMBINATOIRE

- c- Compléter, à l'aide d'un logiciel, la saisie du schéma de la figure 19 fourni par le professeur.
- d- Mettre les valeurs décimales **1**, **2**, **3** et **4** respectivement sur les roues codeuses 1 à 4, fixer la fréquence d'horloge à 1 Hz, lancer la simulation et compléter l'interprétation suivante:
- ✎ Les données issues des roues codeuses , sont aiguillées vers le décodeur BCD/7 segments, dans l'ordre «....., ....., ....., .....», ordre fixé par les sorties du .....
  - ✎ Les afficheurs s'allument dans l'ordre «unités (AFF1), dizaines(AFF2), ..... » , fixé par les sorties du ..... 1 parmi 4.
  - ✎ Les afficheurs s'allument donc les uns après les autres, et aux seuls moments où le multiplexeur transmet les données devant y être affichées.
  - ✎ Chaque afficheur ne s'allume que pendant .....du temps.
  - ✎ Lorsqu'on augmente la fréquence à 100 Hz, on remarque que: .....
- e- Compléter les tableaux suivants:

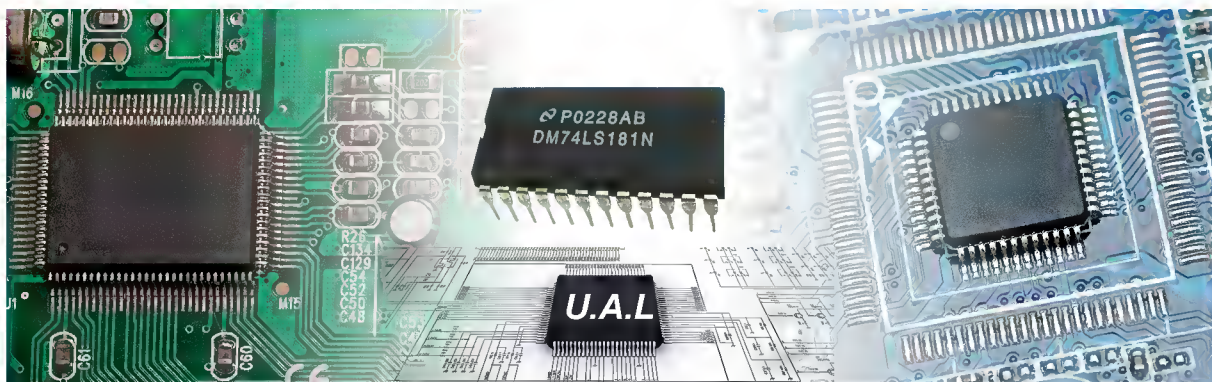
Sorties des bascules		Entrées du décodeur BCD/7 Segments			
Q <sub>B</sub>	Q <sub>A</sub>	D	C	B	A
0	0	CU3	CU2	CU1	CU0
0	1	...	...	...	...
1	0	...	...	...	...
1	1	...	...	...	...

Sorties des bascules		Sorties du démultiplexeur 74139				Etats des transistors			
Q <sub>B</sub>	Q <sub>A</sub>	Y3	Y2	Y1	Y0	T4	T3	T2	T1
0	0	...	...	...	...	...	...	...	...
0	1	...	...	...	...	...	...	...	...
1	0	...	...	...	...	...	...	...	...
1	1	...	...	...	...	...	...	...	...

Sorties des bascules		Etats des afficheurs			
Q <sub>B</sub>	Q <sub>A</sub>	Afficheur 4	Afficheur 3	Afficheur 2	Afficheur 1
0	0	...	...	...	...
0	1	...	...	...	...
1	0	...	...	...	...
1	1	...	...	...	...

# UNITÉ ARITHMÉTIQUE ET LOGIQUE (U.A.L)

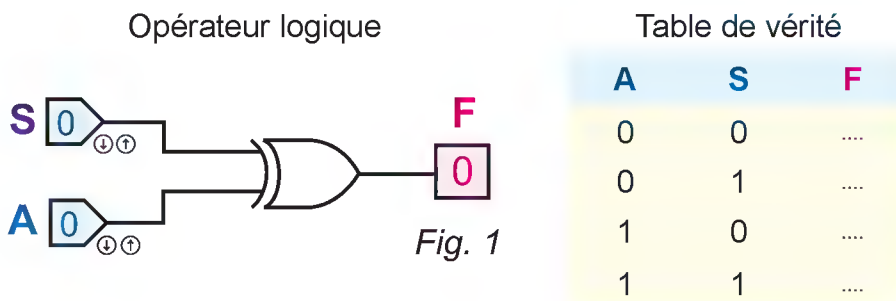
✂	<b>ACTIVITÉ N°1: Découverte de l'unité arithmétique et logique</b>	<b>27</b>
✂	<b>ACTIVITÉ N°2 : Mise en œuvre de l'U.A.L TTL 74181</b>	<b>29</b>
✂	<b>ACTIVITÉ N°3 : Gestion d'une machine de tamponnage</b>	<b>31</b>



## LOGIQUE COMBINATOIRE

### ACTIVITÉ N°1: Découverte de l'unité arithmétique et logique

1- Rappeler la table de vérité de l'opérateur logique suivant:



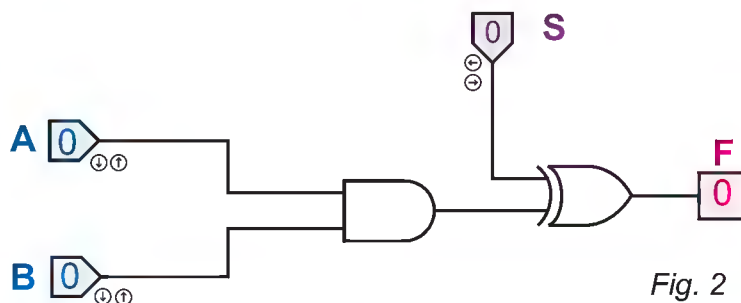
2- Exprimer **F** en fonction de **A** dans les deux cas suivants:

- a- Pour  $S = 0$ , on a  $F = \dots\dots\dots$
- b- Pour  $S = 1$ , on a  $F = \dots\dots\dots$

3- Que peut-on conclure à propos du rôle de l'entrée **S** ?

.....  
.....

4- Sur plaque d'essai ou avec logiciel de simulation, saisir le logigramme suivant:



5- Pour chacune des positions de **S**, exprimer **F** en fonction de **A** et **B**

Pour $S = 0$		
A	B	F
0	0	...
0	1	...
1	0	...
1	1	...

Pour $S = 1$		
A	B	F
0	0	...
0	1	...
1	0	...
1	1	...

**F** = .....  
Quelle est la fonction réalisée dans ce cas ?.....

**F** = .....  
Quelle est la fonction réalisée dans ce cas ?.....

## LOGIQUE COMBINATOIRE

6- Continuons notre raisonnement en utilisant le logigramme suivant:

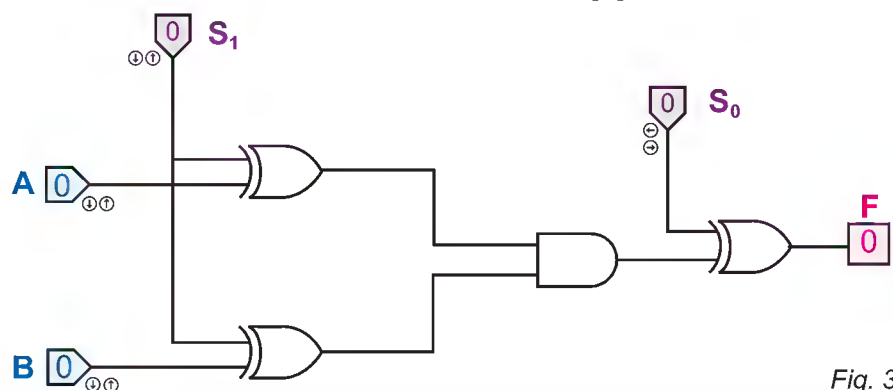


Fig. 3

- a- Sur maquette ou avec le logiciel de simulation, saisir le logigramme précédent.
- b- Remplir le tableau suivant :

Combinaison $S_1S_0$	Table de vérité			Equation logique	Fonction réalisée
	A	B	F		
00	0	0		F = .....	.....
	0	1			
	1	0			
	1	1			
01	A	B	F	F = .....	.....
	0	0			
	0	1			
	1	0			
11	A	B	F	F = .....	.....
	0	0			
	0	1			
	1	0			
10	A	B	F	F = .....	.....
	0	0			
	0	1			
	1	0			
	1	1			

7- Conclure quant aux rôles de S1 et S0 d'une part et de A et B d'autre part :

.....  
 .....

8- Quel type de circuit a-t-on réalisé avec cette combinaison de portes logiques ?

.....



## LOGIQUE COMBINATOIRE

### ACTIVITÉ N°2 : Mise en œuvre de l'U.A.L TTL 74181

- 1- En se référant au symbole suivant et au document constructeur, compléter le tableau ci-dessous.

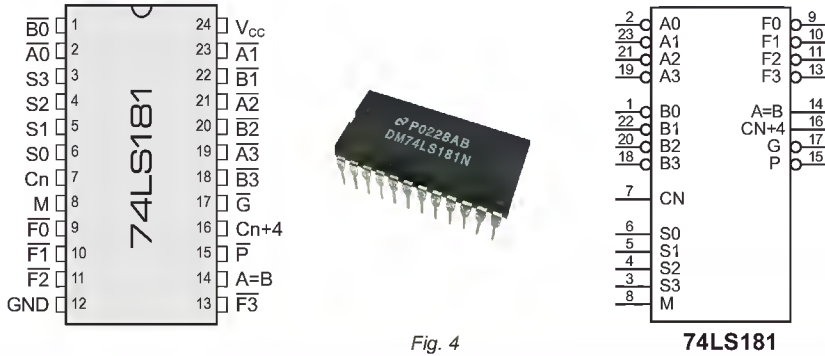


Fig. 4

Désignation	N° de la broche	Rôle
S0 - S3	.....	.....
A0 - A3	.....	.....
B0 - B3	.....	.....
F0 - F3	.....	.....
M	.....	.....
$\bar{C}_n$	.....	.....
$\overline{Cn+4}$	.....	.....
A = B	.....	.....
P	.....	.....
G	.....	.....

- 2- Sur maquette ou avec le logiciel de simulation et en se référant à la table de vérité de l'U.A.L, vérifier la fonctionnalité de quelques fonctions offertes par la dite U.A.L.

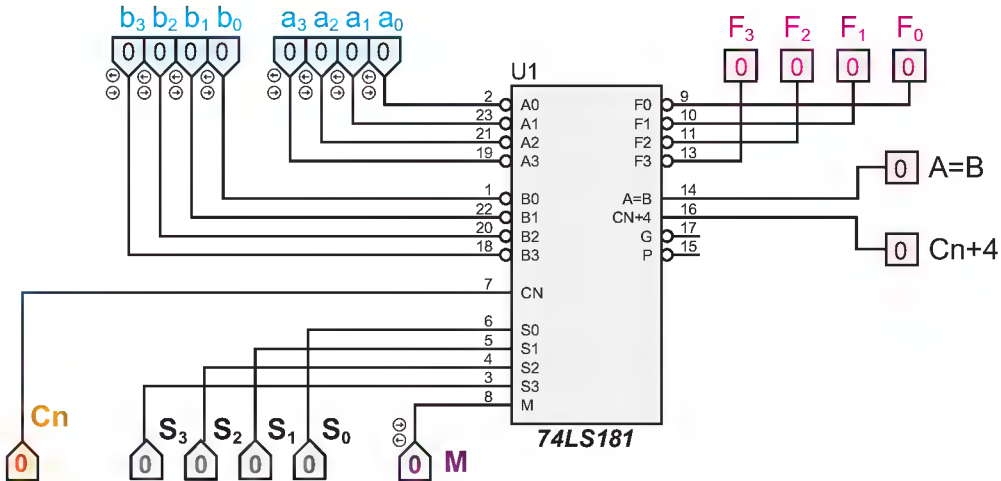


Fig. 5

## LOGIQUE COMBINATOIRE

3- On veut étendre l'utilisation de l'U.A.L avec des mots binaires à 8 bits

a- De combien d'U.A.L de référence 74181 a-t-on besoin ?

.....

b- A partir du document constructeur, déduire le nombre de fonctions offertes par ce circuit ?

.....

c- Comment doivent être branchées ces U.A.L ?

.....

d- Pour répondre à cette demande, on a opté pour le circuit 74181. Compléter le branchement de ces deux circuits.

AUTOMATIQUE

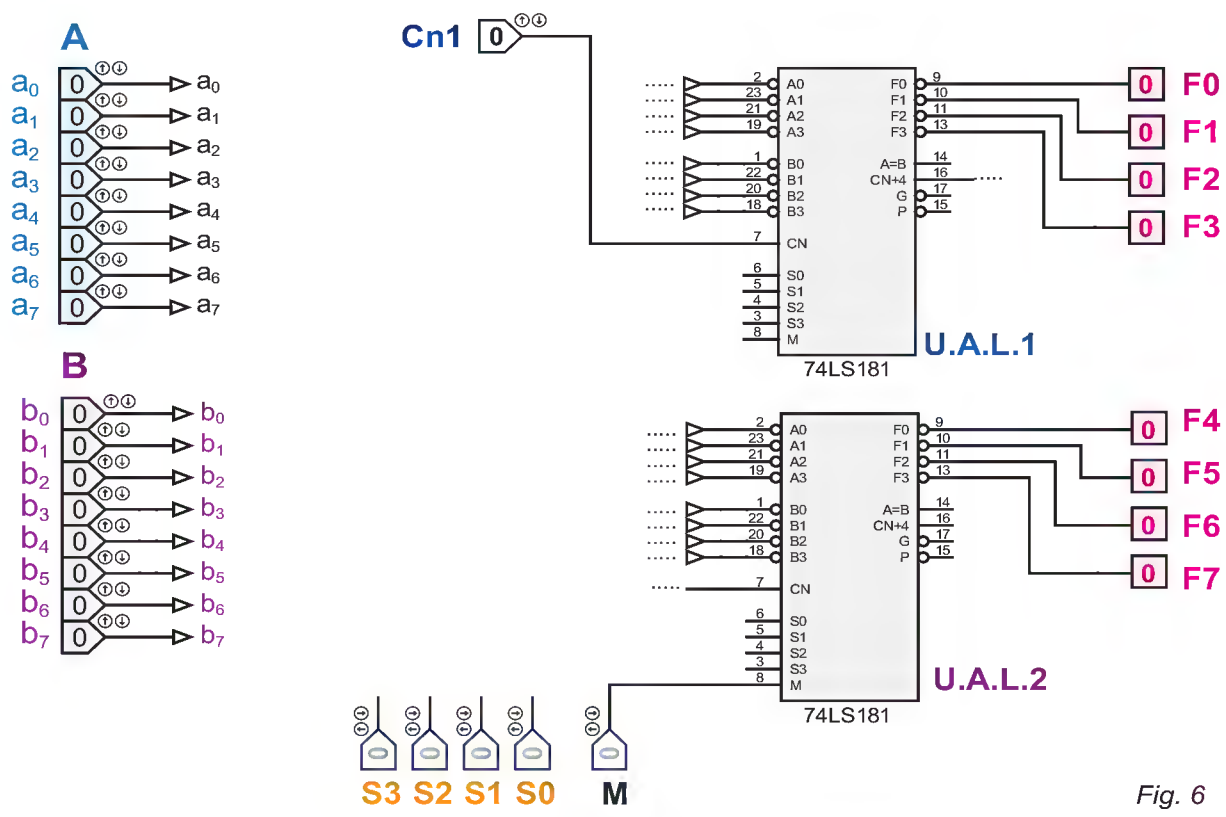


Fig. 6

e- à partir du document constructeur, déduire le rôle des deux broches «P» et «G».

.....  
 .....  
 .....

## LOGIQUE COMBINATOIRE

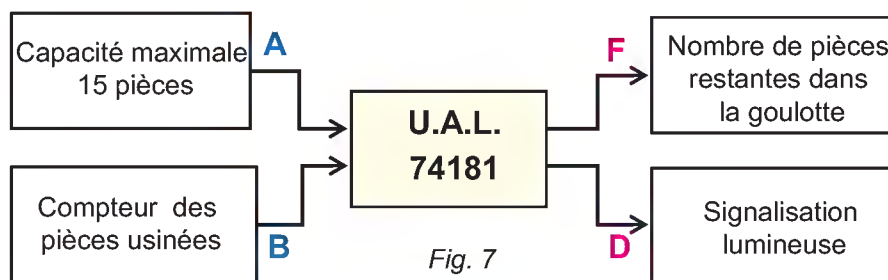
### ACTIVITÉ N°3 : Gestion d'une machine de tamponnage

Pour gérer convenablement la goulotte d'alimentation d'une machine de tamponnage de pièces métalliques, on doit afficher en permanence le nombre de pièces restantes dans la goulotte afin de l'approvisionner à temps.

La capacité maximale de la goulotte étant de 15 pièces. Une signalisation lumineuse permanente (D) est enclenchée dès que le nombre de pièces restantes dans la goulotte devient inférieur ou égal à 3.

Un bouton d'initialisation (RAZ) permet d'arrêter la signalisation une fois que la goulotte est de nouveau approvisionnée.

Pour réaliser cette opération, on utilise une unité arithmétique et logique de référence 74181. Le schéma synoptique de cette fonction est la suivante:



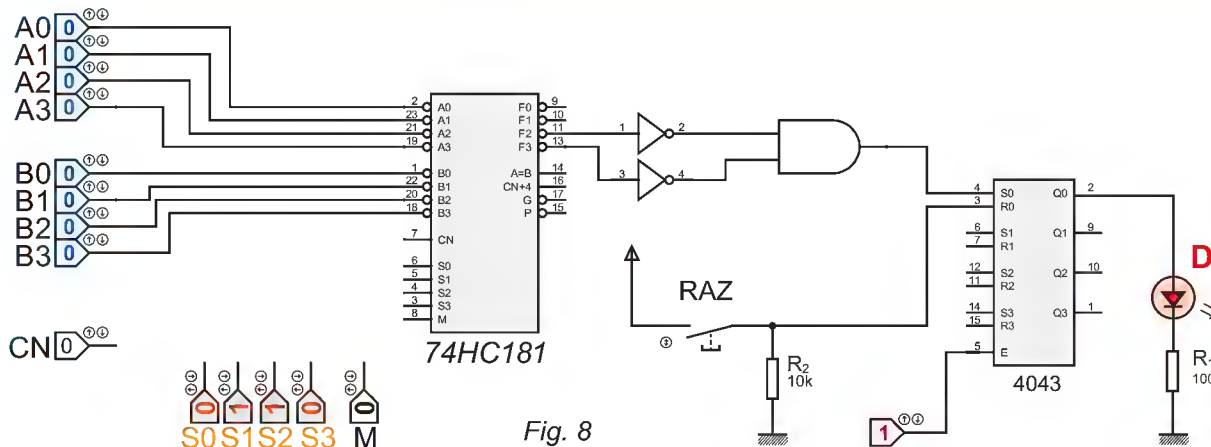
4- Déterminer l'expression de la sortie (F) en fonction des entrées (A et B).

$F = \dots\dots\dots$

5- En utilisant la table de fonctionnement de l'U.A.L. 74181, déterminer la configuration des entrées de sélection permettant de satisfaire la fonction demandée.

S3	S2	S1	S0	M	Cn
.....	.....	.....	.....	.....	.....

6- Compléter le schéma de câblage de la fonction étudiée en veillant à la bonne configuration. Vérifier le fonctionnement par simulation.



7- Quel est le rôle de la bascule RS ?

.....